

# EUROPEAN PATENT OFFICE

## Patent Abstracts of Japan

PUBLICATION NUMBER : 60106150  
PUBLICATION DATE : 11-06-85

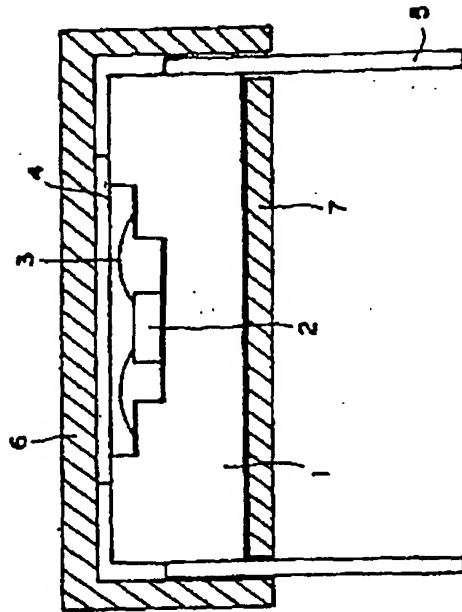
APPLICATION DATE : 15-11-83  
APPLICATION NUMBER : 58213250

APPLICANT : NIPPON TELEGR & TELEPH CORP  
<NTT>;

INVENTOR : SHIMAYA SHOICHI;

INT.CL. : H01L 23/02

TITLE : RADIATION PROOF PACKAGE



ABSTRACT : PURPOSE: To prevent radiation from entering into an integration circuit chip by a method wherein either outside or inside of an integrated circuit is covered with a metallic shield plate.

CONSTITUTION: A ceramic sealed package is covered with a metallic shield cap 6 and a metallic shield plate 7 so that the lines extruding from an integrated circuit chip in radial direction may be blocked by the metallic shield cap 6 and the metallic shield plate 7. The thickness of the radiation, the shield cap 6 and the shield plate 7 is specified to exceed 0.5 times of the range of objective radiation. This metallic shield can prevent the radiation from entering into inside of the package to avoid deterioration of the function of the integrated circuit. On the other hand, the metallic shield cap 6 covering the sides of the package is built up to prevent the radiation in radial direction from reaching the integrated circuit chip 2.

COPYRIGHT: (C) JPO

Partial Translation of Reference 3 - JP-A 60-106150

Regarding Figs. 2 to 6:

Fig. 2 is a sectional view of one embodiment of the invention. A conventional sealing package comprising a ceramic substrate 1, an integrated circuit chip 2, a bonding wire 3, a ceramic lid 4 and package leads 5 is covered with a metal shielding cap 6 and a metal shielding sheet 7, so that straight lines extending from the integrated circuit chip 2 radially in every direction can necessarily be blocked by the metal shielding cap 6 and the metal shielding sheet 7. These metal shielding members can prevent entrance of radiation into the package, thereby preventing deterioration of the integrated circuit chip. In this embodiment, the sides of the package, too, are covered with the metal shielding cap 6, thereby preventing radiation from reaching the integrated circuit chip 2 from every direction. On the sides of the packages, the cap 6 may be bonded to, or spaced away from, the package leads 5.

Fig. 3 is a sectional view of one embodiment of a multi-pin package for logic very large scale integration. The package is covered with a metal shielding cap 6 and a metal shielding sheet 7 except package leads 5. In this embodiment, entrance of radiation through the package leads 5 cannot be prevented. Since an integrated circuit chip 2 is spaced away from the package leads 5, however, it is possible to prevent radiation from reaching the integrated circuit chip 2. Other type of package including a ceramic package and a molded sealing package, too, may be covered with the metal shielding cap 6 and metal shielding sheet 7 all over the surface except package leads, thereby preventing entrance of radiation into an integrated circuit chip 2 (sic.).

Fig. 4 is a sectional view of a simplified shielding embodiment of the invention. In this embodiment, metal shielding sheets 7 are bonded to the upper and lower faces of a package. Unlike the Fig. 3 embodiment, however, they are not bonded to the sides of the package. While, in Fig. 4, the invention is applied to a DIP package, it is understood

that the invention may also be applied to other package. Although, according to the instant embodiment, it is possible to prevent entrance of radiation from the upper and lower faces of the package, it is impossible to prevent entrance of radiation from the sides of the package. However, the proportion of radiation coming from the sides of the package is very low due to the thinness of the package; that is, a substantial portion of incoming radiation can be blocked.

Fig. 5 is a sectional view of a more effective shielding embodiment of the invention, wherein the lower and side faces of a package are shielded therein. The lower and side faces of a portion on which an integrated circuit chip 2 is mounted is covered with metal shielding sheets 8. In this case, the height of the side shielding sheet is larger than the thickness of the chip. The lower metal shielding sheet 8 is metallized on its surface. After chip mounting and wire bonding, a lid member 9 for the metal shield sheets is put on for airtight sealing. In this structure, the area of the lid member 9 is at least twice as large as the area of the chip, so that straight lines extending from the integrated circuit chip 2 radially in every direction can always be blocked by the metal shielding sheets 8 and the lid member 9, thereby preventing entrance of radiation from every direction.

Fig. 6 illustrates an embodiment of the invention, wherein the lower side of an integrated circuit chip 2 is covered with a metal shielding sheet 10 within a package, and the upper and side faces of the chip are covered with a metal shielding cap 6 on the outside of the package. By various combinations of the metal shielding members within and without the package, it is thus possible to prevent entrance of radiation from every direction.

Regarding the compositions of the metal shielding members:

The shielding members used herein may be formed of any desired material having a surface density that is greater than the range ( $\text{g/cm}^2$ ) of possible radiation. However, it is advantageous to make use of metals having high volume densities, and especially heavy metals because high surface

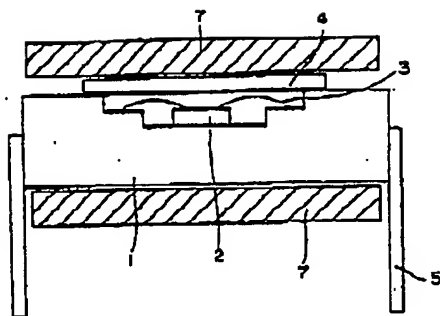
Your ref:000551-20400  
Our ref:13733

-3-

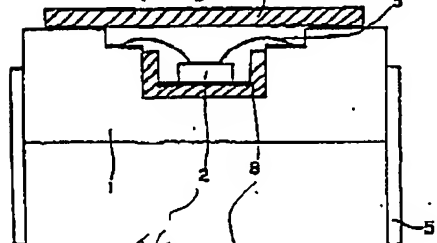
densities are obtainable at small thicknesses. In the  
embodiments of Figs. 5 and 6, however, it is preferable to  
use metals having a coefficient of thermal expansion close to  
that of Si, e.g., Mo, and W for the metals to be bonded to  
5 the integrated circuit chips for the purpose of maintaining  
reliability upon bonding.

Incidentally, please note that since the Fig. 1 is the drawing in connection with the  
prior art, the translation pertinent thereto is omitted.

第4図

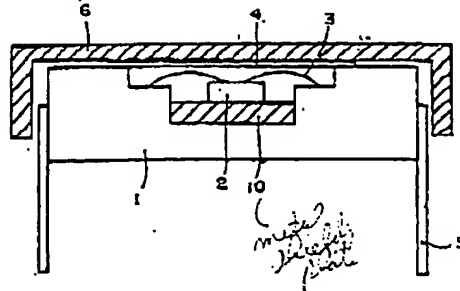


第5図  
(Fig. 5)



IC chip  
metal shielding plate

第6図 (Fig. 6)



第7図

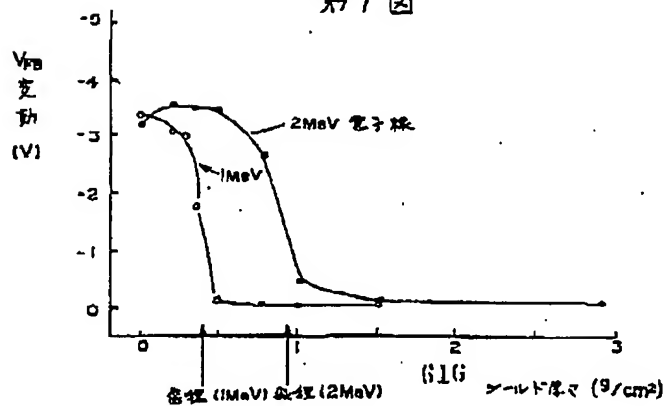
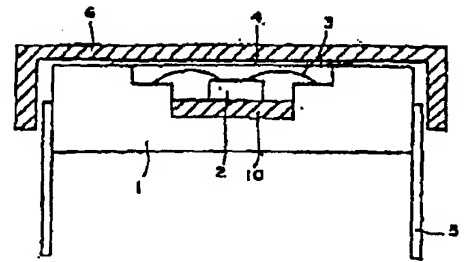
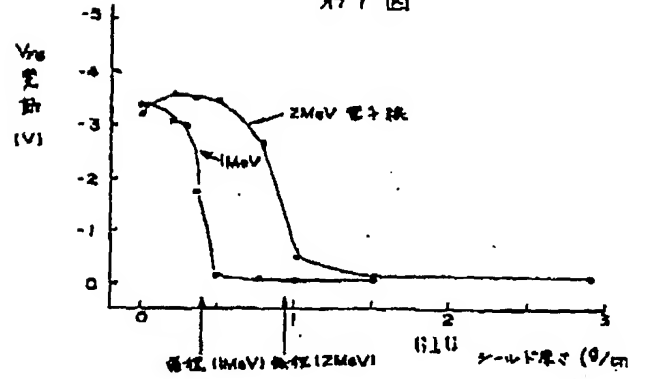


Fig 6 - shielding cap  
is on the outside  
of package

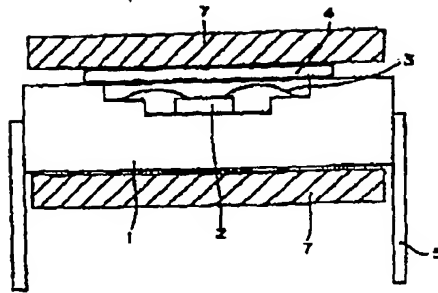
第6図 (Fig.6)



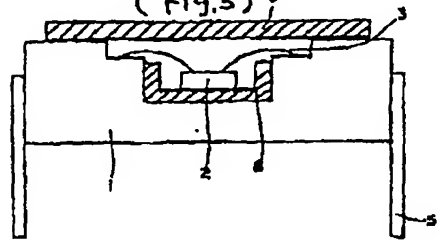
第7図



第4図



第5図 (Fig.5)



Ref 3

13733 (3)

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭60-106150

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)6月11日

H 01 L 23/02

7738-5F

審査請求 未請求 発明の数 3 (全4頁)

⑮ 発明の名称 耐放射線パッケージ

⑯ 特 願 昭58-213250

⑰ 出 願 昭58(1983)11月15日

⑱ 発 明 者 塩 野 登 厚木市小野1839番地 日本電信電話公社厚木電気通信研究  
所内

⑲ 発 明 者 嶋 屋 正 一 厚木市小野1839番地 日本電信電話公社厚木電気通信研究  
所内

⑳ 出 願 人 日本電信電話公社

㉑ 代 理 人 弁理士 白水 常雄 外1名

明 細 書

1. 発明の名称

耐放射線パッケージ

2. 特許請求の範囲

(1) 集積回路パッケージの外部を該集積回路パッケージ内の集積回路チップより全方向に放射状に延びる直線が必ず金属シールド板で阻止されるように金属板で被覆するとともに該金属板の厚さが対象放射線の飛程の0.5倍以上に設定されていることを特徴とする耐放射線パッケージ。

(2) 集積回路パッケージの上面及び下面に金属シールド板が接着されるとともに該金属板の厚さが対象放射線の飛程の0.5倍以上に設定されていることを特徴とする耐放射線パッケージ。

(3) 集積回路パッケージ内の集積回路チップの接着部が金属シールド板で構成され、パッケージ外部の金属シールド板との組合せにより前記集

積回路チップより全方向に放射状に延びる直線が必ず前記金属シールド板で阻止される構造とするとともに該金属板の厚さが対象放射線の飛程の0.5倍以上に設定されていることを特徴とする耐放射線パッケージ。

3. 発明の詳細な説明

本発明は宇宙環境や原子炉環境等の放射線環境下で使用する半導体装置のパッケージに関するものである。

従来のパッケージはハーメチック封止とプラスチックモールド封止が主なものである。ハーメチック封止であるセラミックDIP(デュアルラインパッケージ)パッケージの例を図1図に示す。半導体集積回路チップ2は絶縁体であるセラミック( $Al_2O_3$ )の基板1と基板4により被覆され気密封止されている。なお、3はボンディングワイヤ、5はパッケージリードである。プラスチックモールドパッケージでは、セラミックの代わりにプラスチックモールド材で半導体集積回路チップを被覆し

ているものである。

しかし、これら従来のパッケージで封止された集積回路を高エネルギー電子線・陽子線等の放射線環境で使用する場合、パッケージ材のセラミックスやプラスチックモールド材を通して放射線が集積回路チップへ照射され、集積回路機能を劣化させるという欠点があった。

本発明は、これらの欠点を解決するため、放射線の集積回路チップへの侵入を防止した耐放射線パッケージを提供するものである。

以下図面により本発明を詳細に説明する。

第2図は本発明の実施例であつて、1はセラミック基板、2は集積回路チップ、3はボンディングワイヤ線、4はセラミック蓋、5はパッケージリードの従来のセラミック封止パッケージを金属シールドキャップ6と金属シールド板7によつて被覆し、集積回路チップ2からすべての方向に放射状に延びる直線が必ず金属シールドキャップ6と金属シールド板7によつて阻止されるようにしたものである。この金属シールドにより放射線

キャップ6と金属シールド板7により全面を被覆することにより、放射線の集積回路チップ2への侵入を防止することが出来る。

第4図には簡易シールド実施例を示す。第2図、第3図で示した側面シールドを省略し、パッケージの上下面に金属シールド板7を接着する構造である。第4図にはDIPパッケージの例を示したが、他のパッケージにも同様に適用出来る。この実施例では、パッケージの上下より侵入する放射線を阻止することが出来るが、パッケージの側面より侵入する放射線を阻止することが出来ない。しかし、パッケージは薄いので側面より侵入する放射線の割合は少なくほとんどの放射線を阻止することが出来る。

第5図にはさらに効果的なシールドの実施例でパッケージ内部で下面と側面をシールドする例を示す。集積回路チップ2を接着する部分の下面と側面を金属シールド板8で覆っている。この時、側面シールド板の高さをチップの厚さより高くしている。下面の金属シールド板8上をノリライズ

のパッケージ内部への侵入を防止し、集積回路機能の劣化を防ぐことが出来る。ここで、金属シールドキャップ6はパッケージの側面も被覆し、どの方向からも放射線が集積回路チップ2へ到達することのない構造とする。側面のキャップ6はパッケージリード5と絶縁性接着剤で接着しても良いしパッケージリード5との間に空間を持たせる構造でも良い。

第3図は論理VLSI (Very Large Scale Integration)用多ピンパッケージでの実施例を示す。パッケージリード5の部分を除いて金属シールドキャップ6と金属シールド板7により放射線のパッケージ内部への侵入を防止するものである。この場合は、パッケージリード5を通つて侵入する放射線を防ぐことは出来ないが、集積回路チップ2とパッケージリード5との距離を離すことにより集積回路チップ2へ到達する放射線を防ぐことが出来る。他の種類のパッケージについても、セラミックパッケージ、モールド封止パッケージによらずパッケージリードを除いて金属シールド

し、チップ接着を行いワイヤボンディング後金属シールド板の蓋9により気密封止を行つている。この構造では、金属シールド板の蓋9の面積をチップ面積の2倍以上とすることにより、集積回路チップ2から全方向に放射状に延びる直線が必ず金属シールド板8と蓋9で阻止して全方向からの放射線の侵入を阻止することが出来る。

第6図には集積回路チップ2の下面をパッケージ内部の金属シールド板10で被覆し、チップの上面と側面はパッケージ外部の金属シールドキャップ6で被覆する実施例を示す。このように、パッケージ内外で金属シールドの各種組合せにより、全方向からの放射線の侵入を阻止することが出来る。

第7図に、ALシールド板を通して一方向から1 MeV及び2 MeVの電子線をドーズ量が $10^{14}$  e/cm<sup>2</sup>になるようにMOSキャパシタに照射した時のフラットバンド電圧 $V_{FB}$ の変動とシールド厚さの関係を示す。対象放射線の飛程の0.5倍程度よりシールド効果が現れ、飛程以上の厚さのシールドに



より、電子線損傷を著しく低減することが出来る。

陽子、 $\alpha$ 線等の荷電粒子に対してもそのニネルギーに対する飛程以上の厚さのシールドにより、損傷を著しく低減することが出来る。

シールド材の材質は、対象放射線の飛程(単位  $g/cm$ )以上の面密度を持つものであればいずれの物質でもよいが、体積密度の大きい金属、特に重金属が薄い厚さで大きな面密度を得ることが出来るので有利である。但し、第5図及び第6図に示した実施例の集積回路チップ接合部の金属は接合の信頼性を促すため、Siの融解温度に近い金属のMo, Wを用いることが望ましい。

以上説明したように、本発明は集積回路パッケージ外部あるいは内部の金属シールド板により、放射線の集積回路チップへの侵入を防止することが出来るので、集積回路の性能劣化を防止することが出来るという利点がある。比較的飛程の短い電子線・陽子線等の荷電粒子線に対しては薄い金属シールドでそれらの侵入を防止することが出来るので、電子線や陽子線が主な放射線である人工

衛星環境での耐放射線パッケージの利用は特に有効である。

#### 4. 図面の簡単な説明

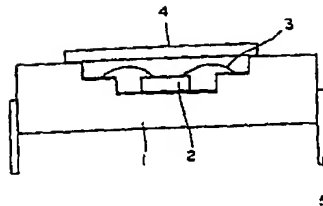
第1図は従来のセラミックパッケージの断面図、第2図、第3図、第4図、第5図、第6図は本発明装置の実施例の断面図、第7図は放射線シールド効果を実験的に明らかにした特性例図である。

- 1…セラミック基板、 2…集積回路チップ、  
3…ボンディングワイヤ、 4…セラミック蓋、  
5…パッケージリード、 6…金属シールドキャップ、  
7…金属シールド板、 8…集積回路チップ直下と側面の金属シールド板、  
9…金属シールド及び気密封止板、  
10…集積回路チップ直下の金属シールド板。

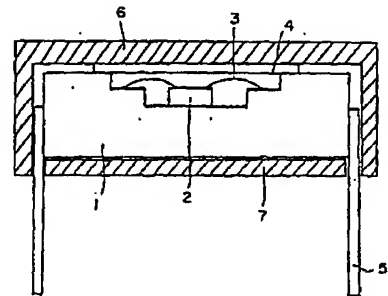
特許出願人 日本電信電話公社

代理人 白水常雄  
外1名

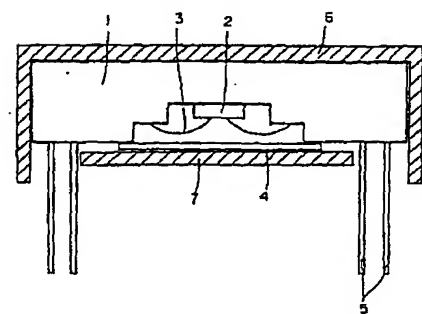
第1図



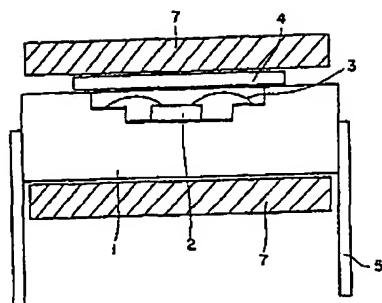
第2図



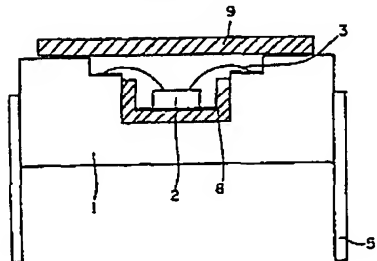
第3図



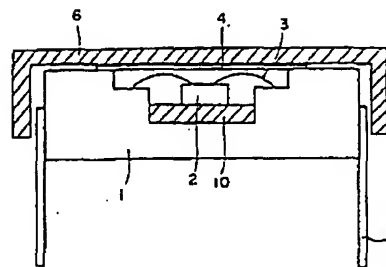
第4図



第5図



第6図



第7図

